

AIS 多小区同频信号实时盲分离的 FPGA 设计

唐 然^{1,2}, 吴 虹^{1,2}, 赵迎新^{1,2}, 穆巍炜^{1,2}, 徐锡燕^{1,2}, 马肖旭^{1,2}, 刘 兵^{1,2}, 刘之洋^{1,2}

(1. 南开大学电子信息与光学工程学院, 天津 300350; 2. 天津市光电传感器与传感网络技术重点实验室, 天津 300350)

摘 要: 针对船舶自动识别系统 (Automatic Identification System, AIS) 中相邻多个小区的同频信号相互干扰、无法解调的问题, 该文采用多天线接收混合信号, 通过在 FPGA 上设计独立成分分析 (Independent Component Analysis, ICA) 算法来对混合信号进行实时盲分离. 为满足实时性, 文中用符号函数代替双曲正切函数对样点数据作非线性映射, 简化迭代运算; 并将样点数据分块存储, 用于并行计算. 同时实现了高精度特征分解 (Eigen Value Decomposition, EVD), 用于对混合数据进行白化. 最后将设计的 FPGA 系统在 Xilinx Isim 中仿真, 结果表明, 主频 20MHz 时, 系统在 850 μ s 内完成了从 4 路 512 点 AIS 混合信号中分离出了三路源信号. 本文的设计也可应用于雷达、声纳等可能存在同频干扰的实时信号处理系统.

关键词: 多小区同频干扰; 多天线; 盲分离; 独立成分分析; 特征分解; FPGA

中图分类号: TP391 **文献标识码:** A **文章编号:** 0372-2112 (2017)09-2121-06

电子学报 URL: <http://www.ejournal.org.cn> **DOI:** 10.3969/j.issn.0372-2112.2017.09.010

FPGA Design of Real-Time Blind Source Separation for AIS Multi-cell Co-channel Signals

TANG Ran^{1,2}, WU Hong^{1,2}, ZHAO Ying-xin^{1,2}, MU Wei-wei^{1,2},
XU Xi-yan^{1,2}, MA Xiao-xu^{1,2}, LIU Bing^{1,2}, LIU Zhi-yang^{1,2}

(1. College of Electronic Information and Optical Engineering, Nankai University, Tianjin 300350, China;
2. Tianjin Key Laboratory of Optoelectronic Sensor and Sensing Network Technology, Tianjin 300350, China)

Abstract: In order to demodulate the mixed co-channel automatic identification system (AIS) signals from neighbor cells, a multi-antenna receiver system is employed where the FPGA based independent component analysis (ICA) algorithm is implemented to separate the mixtures. To achieve real-time processing, we simplify the iteration formula by using sign function instead of hyperbolic tangent for nonlinear mapping, reducing the hardware complexity. Furthermore, a parallel iteration structure is adopted to improve the real-time performance. The paper also designs high precision eigen value decomposition (EVD) module to whiten the received mixtures. Finally, the FPGA design is simulated in Xilinx software platform Isim. Simulation results show that, when clocked at 20 MHz, the system completes separating 4 channels of 512 points mixed AIS signals within 850 μ s. This design can also be applied in radar, sonar and other real-time processing systems where co-channel interference may exist.

Key words: multi-cell co-channel interference; multi-antenna; blind separation; independent component analysis; eigen decomposition; FPGA

1 引言

AIS 系统是一种船舶交通信息交换系统, 车载 AIS 设备不断发送自身信息, 如航向、吨位等, 用以领航调度、避免碰撞. 随着海运贸易的高速增长, 迫切需要建立对大片海域船舶动态的实时监控系统. 卫星平台因覆盖范围广而受到重视, 很多国家相继发射载有 AIS 信号

接收设备的卫星^[1]. AIS 采用自组织时分多址通信技术, 同一小区内的 AIS 设备在不同时隙发送信号, 可以避免相互干扰, 而星载 AIS 接收器可能会同时接收到相邻小区的多个强度接近的信号. 这些同频信号混合后, 导致一般的 AIS 解调器无法正确解调. 目前 AIS 标准协议并未针对卫星接收做考虑^[2], 因此本文考虑采用多天线接收混合信号, 再在 FPGA 上用盲分离算法来对冲

突信号进行实时分离。

ICA 是目前比较成熟的一种盲分离算法,然而完整的算法复杂度较高,如需要对混合信号进行有效的白化预处理,这就需要实现高精度的 EVD 算法,同时 ICA 算法每次迭代需要处理大量数据,实时性严重受限.国内外关于 ICA 算法的硬件实现都有一些报道^[3-8],这些文献大多是针对生物信号^[2]、语音^[3,4]和地质信号^[5]等,信号速率较低,对实时性要求不高。

本文基于最大负熵学习准则的 Fast Fixed-Point ICA^[9]算法,对算法做了一部分改进,以满足 FPGA 片上实时处理的要求:(1)根据 AIS 信号方差平稳的特点,简化了迭代过程中的非线性映射;(2)在简化的基础上,将样点数据分块存储,并行处理,提升处理速度;(3)设计了基于坐标旋转(COordinate Rotation Digital Computer CORDIC)以及浮点 IP 的高精度 EVD 模块,用于实现混合信号的白化.最后,将设计应用到对四天线接收的混合信号盲分离中,在 Xilinx FPGA 仿真软件 Isim 中仿真了整个算法系统,结果表明,设计的 ICA 算法模块能正确分离出源信号。

2 最大负熵准则的 ICA 算法原理

2.1 ICA 盲分离模型

ICA 中假设源信号和混合信号数相等:

$$\mathbf{x} = \mathbf{A}\mathbf{s} \quad (1)$$

其中 $\mathbf{s} = [s_1, s_2, \dots, s_n]^T$ 表示源信号, $\mathbf{x} = [x_1, x_2, \dots, x_n]^T$ 表示混合信号. \mathbf{A} 为 $n \times n$ 矩阵,其元素表示源信号到达接收天线过程中的增益。

由于源信号 $s_i (1 \leq i \leq n)$ 是独立且同分布的,根据中心极限定理,混合信号 $x_j (1 \leq j \leq n)$ 比 s_i 具有更强的高斯性. ICA 的目标就是寻找一个 $n \times n$ 分离矩阵 \mathbf{W} :

$$\mathbf{y} = \mathbf{W}\mathbf{x} \quad (2)$$

使变换后的信号 $\mathbf{y} = [y_1, y_2, \dots, y_n]^T$ 的每个分量的非高斯性都最强,来估计源信号: $\mathbf{y} = \mathbf{s}$.

2.2 混合信号的白化

在 ICA 算法之前,有必要进行白化预处理,原因在于式(2)中的分离矩阵 \mathbf{W} 具有 n^2 个待估计元素,而白化信号后的信号对应的 \mathbf{W} 是正交矩阵^[10],只有 $n(n-1)/2$ 个自由度^[10],因此降低了 ICA 搜索范围。

白化过程如式(3)所示。

$$\mathbf{z} = \mathbf{W}_1\mathbf{x} \quad (3)$$

\mathbf{W}_1 为 $n \times n$ 白化矩阵.白化后信号 $\mathbf{z} = [z_1, z_2, \dots, z_n]^T$ 的各分量互不相关:

$$E(z_i z_j) = 0, (i \neq j) \quad (4)$$

$E(\cdot)$ 表示求期望.要确定 \mathbf{W}_1 ,可对协方差矩阵 $\mathbf{C}_{xx} = E(\mathbf{x}\mathbf{x}^T)$ 作 EVD:

$$\mathbf{C}_{xx} = \mathbf{E}\mathbf{D}\mathbf{E}^T \quad (5)$$

正交矩阵 $\mathbf{E} = [\mathbf{e}_1, \mathbf{e}_2, \dots, \mathbf{e}_n]^T$ 为 \mathbf{C}_{xx} 的特征向量矩阵,对角矩阵 $\mathbf{D} = \text{diag}(d_1, d_2, \dots, d_n)$ 为 \mathbf{C}_{xx} 的特征值矩阵.令白化矩阵 $\mathbf{W}_1 = \mathbf{D}^{-1/2}\mathbf{E}$,则

$$E(\mathbf{z}\mathbf{z}^T) = \mathbf{D}^{-1/2}\mathbf{E}^T\mathbf{C}_{xx}\mathbf{E}\mathbf{D}^{-1/2} = \mathbf{I} \quad (6)$$

即实现了白化.由于 \mathbf{C}_{xx} 是对称矩阵, \mathbf{E} 和 \mathbf{D} 可采用 Cyclic Jacobi 方法对 \mathbf{C}_{xx} 作 EVD 求得.具体方法做法是构造正交矩阵

$$\mathbf{\Theta}(k, m) = \begin{bmatrix} 1 & \cdots & 0 & \cdots & 0 & \cdots & 0 \\ \vdots & \ddots & \vdots & & \vdots & & \vdots \\ 0 & \cdots & \cos\theta & \cdots & \sin\theta & \cdots & 0 \\ \vdots & & \vdots & \ddots & \vdots & & \vdots \\ 0 & \cdots & -\sin\theta & \cdots & \cos\theta & \cdots & 0 \\ \vdots & & \vdots & & \vdots & \ddots & \vdots \\ 0 & \cdots & 0 & \cdots & 0 & \cdots & 1 \end{bmatrix} \begin{matrix} \leftarrow k \text{ 行} \\ \leftarrow m \text{ 行} \end{matrix} \quad (7)$$

↑ ↑
k 列 m 列

其中

$$\theta = \frac{1}{2} \text{acot} \left[\frac{\mathbf{C}_{xx}(k, k) - \mathbf{C}_{xx}(m, m)}{2\mathbf{C}_{xx}(k, m)} \right] \quad (8)$$

$k \neq m$, 对 \mathbf{C}_{xx} 做正交变换:

$$\mathbf{C}_{xx}^+ = \mathbf{\Theta}(k, m)\mathbf{C}_{xx}\mathbf{\Theta}(k, m)^T \quad (9)$$

可将非对角元素 $\mathbf{C}_{xx}(k, m)$ 和 $\mathbf{C}_{xx}(m, k)$ 的能量转移到对角元素上,且保持对称性^[10].因此可对 \mathbf{C}_{xx} 作一系列正交变换:

$$\mathbf{C}_{xx}^N = \mathbf{\Theta}_N^T \mathbf{C}_{xx}^T \mathbf{\Theta}_{N-1}, \dots, \mathbf{\Theta}_1^T \mathbf{C}_{xx} \mathbf{\Theta}_1, \dots, \mathbf{\Theta}_{N-1} \mathbf{\Theta}_N \quad (10)$$

直到所有非对角元素都小于某一阈值 δ , 可认为 \mathbf{C}_{xx}^N 是对角阵,则 $\mathbf{D} = \mathbf{C}_{xx}^N$, $\mathbf{E} = \mathbf{\Theta}_1 \cdots \mathbf{\Theta}_{N-1} \mathbf{\Theta}_N$.

2.3 基于最大化负熵准则的分离矩阵搜索

在白化的基础上对 \mathbf{z} 实施 ICA,定义负熵 $J(y)$ 来度量估计变量 $y = \mathbf{w}^T \mathbf{z}$ 的非高斯性, \mathbf{w} 为分离矩阵 \mathbf{W} 的列向量.文献[10]详细推导了负熵 $J(y)$ 的逼近和 \mathbf{w} 沿最大化 $J(y)$ 方向的迭代公式:

$$\mathbf{w} = E(\mathbf{z} \tanh(\mathbf{w}^T \mathbf{z})) - E(1 - \tanh^2(\mathbf{w}^T \mathbf{z}))\mathbf{w} \quad (11)$$

$\tanh(\cdot)$ 是对负熵推导过程采用的经验非线性函数.如前所述,经过白化,待求的分离矩阵 \mathbf{W} 是正交矩阵,每次迭代后进行施密特正交归一化处理:

$$\mathbf{w}_p \leftarrow \mathbf{w}_p - \sum_{j=1}^{p-1} \mathbf{w}_p^T \mathbf{w}_j \mathbf{w}_j, 1 \leq p \leq n \quad (12)$$

$$\mathbf{w}_p \leftarrow \mathbf{w}_p / \|\mathbf{w}_p\| \quad (13)$$

\mathbf{w}_p 为 \mathbf{W} 的第 p 列向量,当 \mathbf{w}_p 满足收敛条件后,计算 \mathbf{w}_{p+1} ,重复该过程,直至计算得到 \mathbf{W} 所有列向量。

3 本文采用 ICA 作实时盲分离的处理

3.1 代公式的简化

在执行迭代公式时,为满足非线性映射的目的^[9],

应注意将 $w^T z$ 的值适当放大, 以避免数值太小而集中在 $\tanh(\cdot)$ 函数中心的线性区. 由于 AIS 信号是高斯最小频移键控 (Gaussian Minimum Shift Keying, GMSK) 调制的恒包络信号, 方差平稳, 仿真中发现, 大部分 $\tanh(w^T z)$ 的绝对值接近 1, 故可将 $\tanh(\cdot)$ 简化为符号函数 $\text{sgn}(\cdot)$, $\text{sgn}(\cdot)$ 函数如下:

$$\text{sgn}(x) = \begin{cases} -1, & x < 0 \\ 0, & x = 0 \\ +1, & x > 0 \end{cases} \quad (14)$$

则式(13)可简化为:

$$w = E(z \text{sgn}(w^T z)) \quad (15)$$

所以, 对 $w^T z$ 作非线性映射时, 只要保留其符号就可以了. 这种简化可以节约的计算量为: $n(2N + 1)$ 次乘法, $N + 1$ 次减法, n 为通道数, N 为每通道信号采样点数. 由 5.3 部分的分离仿真实验结果可以看出这种近似处理是可取的.

3.2 迭代的并行执行

每次迭代执行式(15)时要计算期望值, 可通过对样点数据 z 逐个按式(15)做处理, 再求平均得到, 然而这会导致每次迭代运算时间较长. 因此本文在执行迭代时, 将样点数据 z 在时域上分成等长的 L 部分 $z_1, z_2 \dots z_L$, 然后再对这 L 部分的数据同时执行式(15)的处理. 由于经过简化后的式(15)并不太复杂, 所以在 L 不是太大的情况

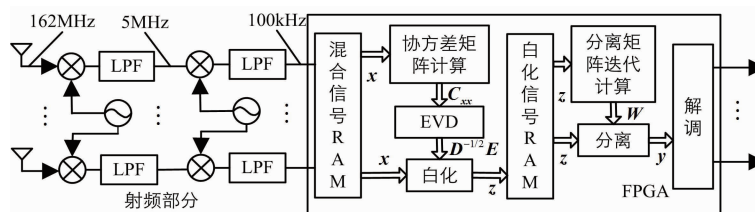


图1 多天线AIS盲分离系统结构

4.1 Cyclic Jacobi 算法实现 EVD

Cyclic Jacobi 算法需要完成一系列的正交变换, 如式(10)所示, 每次正交变换运算的误差会保留到变换后的矩阵中, 所以误差会逐次积累, 导致 EVD 结果与真实值偏差较大, 因此对计算精度要求比较高.

为提高运算精度, 采用 Xilinx 专门用于浮点运算的 IP 核 Floating Point 来计算矩阵乘法中的乘加运算^[15]. 数据设置为 24 位浮点数, 指数部分 6 位, 尾数部分 18 位, 尽量保证运算精度. 另外, 根据式(7)、(8), 构造正交变换矩阵时, 需要采用 CORDIC IP 核实现反正切函数和正余弦函数计算^[16], 数据位设为 20 位, 可以获得高精度的函数值. 由于 CORDIC IP 核只能做定点运算, 因此在 CORDIC 模块和矩阵相乘模块之间需要浮点、定点数据之间的转换, 可以通过调用 Floating Point IP 核, 设置其参数来实现. 算法的 FPGA 结构如图 2 所示.

下, 硬件增加的复杂度尚可接受, 然而运行时间变为原来的 $1/L$, 则明显提高了系统实时处理的能力. FPGA 上实现 ICA 整体算法见算法 1.

算法 1 FPGA 片上实时 ICA 算法

输入: 混合信号 x

输出: 分离信号 y

- 1 计算混合信号向量 x 协方差矩阵 C_{xx} ;
- 2 对协方差矩阵作 EVD: $C_{xx} = EDE^T$;
- 3 混合信号白化: $z = D^{-1/2}Ex$, 令 $p = 1$;
- 4 初始化 w_p ;
- 5 更新 w_p : $w_p = E(z \text{sgn}(w_p^T z))$;
- 6 对 w_p 进行施密特正交归一化;
- 7 判断 w_p 是否满足收敛条件, 满足进入下一步, 否则返回第 5 步;
- 8 判断 p 是否等于 n , 满足进入下一步, 否则返回第 5 步;
- 9 完成 W 计算, 得到分离信号 $y = Wz$.

4 FPGA 实现 ICA 盲分离算法

多天线 AIS 接收机硬件结构如图 1 所示.

FPGA 部分的运算量主要集中在 EVD 和分离矩阵 W 的迭代计算. 下面介绍这两部分的 FPGA 设计.

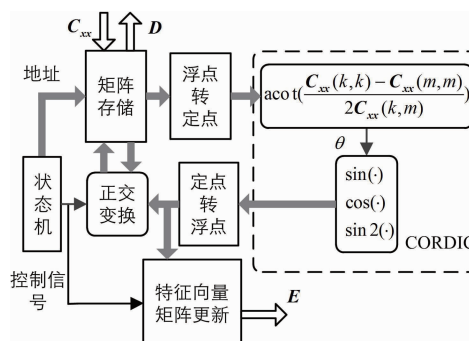


图2 EVD模块结构图

其中状态机模块负责控制协方差矩阵元素的读写控制, 以及判断矩阵非对角元素是否小于设定阈值, 控制迭代的停止, 并将数据 EVD 得到的最终特征向量矩阵和特征值矩阵传到下一级模块, 用于白化.

4.2 分离矩阵的迭代计算

3.2 节简化后代式(15)需求期望,可采用取平均的方法来得到,FPGA 中有限的数据位宽所引起的精度误差,在做平均后会被大大削弱,因此数据的存储和运算,不需要采用太高的位数,因此选择 10 位有符号数即可. 根据 3.3 节的讨论,可将混合数据分为四部分,由四个相同的向量迭代更新模块并行处理.

w_p 梯度更新和正交归一化主要进行向量内积和向量数乘运算,因此可以复用,以节省资源. FPGA 算法结构如图 3 所示. 状态机负责协调各模块间的数据交互,包括控制分离矩阵向量的读写,运算模块的使能、复用以及迭代停止判断等.

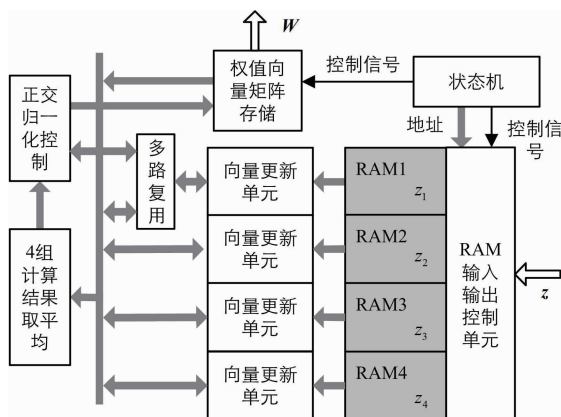


图3 分离矩阵迭代计算结构

5 仿真实验及结果

在 Xilinx ISE 中完成 ICA 算法的 FPGA 设计后,通过了综合,映射与布局布线,利用软件包中的 Isim 对

FPGA 实现 AIS 信号盲分离作了时序仿真. 下面主要介绍(1)仿真输入信号的参数;(2)对 EVD 的仿真及其运算精度验证;(3)分离矩阵迭代计算的仿真以及分离效果的验证.

5.1 源信号和混合信号的生成

第一步:生成 AIS 源信号.

AIS 信号是 GMSK 调制信号,载波频率 162MHz,数据速率为 9.8kbps,如图 3 所示,经过二次变频后,中心频率降至 100kHz. 仿真假设 FPGA 前置 AD 的采样频率为 250kHz,大于奈奎斯特采样频率. 由于下变频和低滤波的过程不会改变信号的混合特性^[10],为了方便,源信号的采样率不必设为 162MHz,而是设为 AD 采样频率 250kHz,这样就可以将源信号直接混合,作为 AD 采样得到的混合信号. 在 MATLAB 中生成三路采样频率 250kHz 的 GMSK 源信号 $s = [s_1, s_2, s_3]^T$,每路 512 点 20 比特随机信息数据,经过 AWGN 信道,信噪比为 10dB. 如图 4(a) 所示.

第二步:生成混合信号.

假设实际系统中用四路天线接收这三路混合信号,冗余一路天线,是为了保证正确分离. 由于天线间距离不会太远,因此每个天线接收到的信号波形相似,这对算法的挑战也是很大的. 为了模拟这种实际中存在的情况,本文将混合矩阵 A 的元素都设在 1 附近, ± 0.2 范围内任意取值. 经过混合后的四路信号 $x = As = [x_1, x_2, x_3, x_4]^T$,如图 4(b) 所示,并将其存储在 FPGA 的 Block ROM 中,作为图 3 所示系统中数字部分的采样输入. 考虑到空间辐射引起的单粒子翻转效应,星载电子设备频率不宜过高,因此 FPGA 主频设为 20MHz.

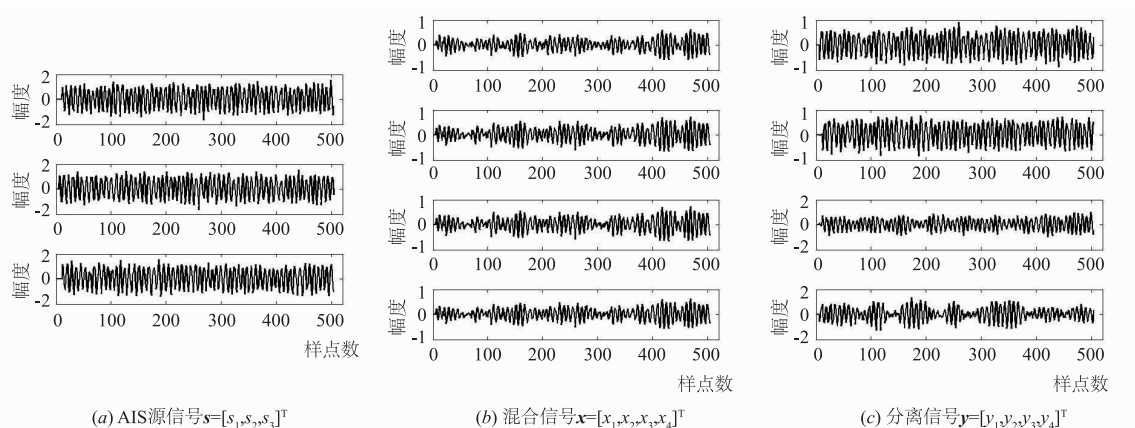


图4 ICA算法混合到分离过程中各路信号

5.2 EVD 精度验证

在 Isim 的仿真中, EVD 算法迭代 12 次, 完成对 C_{xx} 的近似对角化, 耗时 320 μ s. EVD 模块最终依次输出特征值矩阵和特征向量矩阵的各列元素.

为验证 FPGA 中实现 EVD 的计算精度, 按下式定义计算相对误差 ε :

$$\varepsilon = \left| 1 - \frac{\text{EVD_value}_{\text{FPGA}}}{\text{EVD_value}_{\text{MATLAB}} \times \text{scale}} \right| \quad (16)$$

其中 EVD_value_{FPGA} 为 FPGA 模块时序仿真得到的 EVD 结果, EVD_value_{MATLAB} 为调用 MATLAB 特征分解函数计算得到的真实 EVD 值, $scale$ 为 FPGA 中数值扩大的倍数. 则 ε 越小, 表明 FPGA 中的计算结果越精确.

图 5(a) 是特征向量矩阵 $\mathbf{E} = [\mathbf{e}_1, \mathbf{e}_2, \mathbf{e}_3, \mathbf{e}_4]^T$ 的计算相对误差 ε , $\mathbf{e}_1 \sim \mathbf{e}_4$ 分别代表四个不同的特征向量, 横坐标表示每个向量的 4 个分量. 从图中可以看出, $\mathbf{e}_1 \sim \mathbf{e}_4$ 各分量的相对误差都低于 2%. 图 5(b) 是特征值矩阵 $\mathbf{D} = \text{diag}(d_1, d_2, d_3, d_4)$ 四个特征值对应的相对误差 ε . 图中特征值序号按从大到小排序, 前三个较大的特征值的 ε 接近 0, 而最后一个特征值的 ε 大, 这是因为真实值过小, 在 FPGA 中计算误差就会较大. 不过白化效果是由特征向量决定的, 特征值只影响白化信号幅度^[10], 因此, EVD 部分的运算精度还是相当高的, 能保证白化的要求.

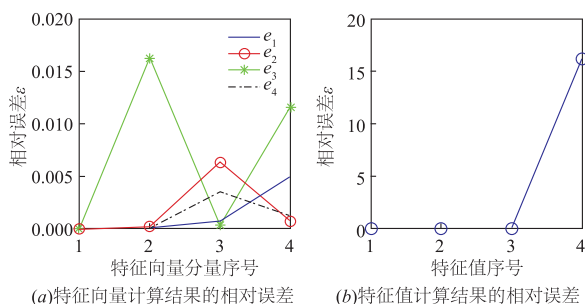


图5 FPGA中实现特征分解的相对误差

5.3 分离矩阵迭代及分离效果验证

分离矩阵 \mathbf{W} 的迭代共耗时 $380\mu\text{s}$, 在 Isim 仿真 ICA 迭代运算, 为分析 \mathbf{W} 各列向量迭代过程中的收敛情况, 定义 $|\Delta\mathbf{w}(n)|^2$

$$|\Delta\mathbf{w}(n)|^2 = (\mathbf{w}^{(n+1)} - \mathbf{w}^{(n)})^T (\mathbf{w}^{(n+1)} - \mathbf{w}^{(n)}) \quad (17)$$

表示第 n 次和 $n+1$ 次迭代得到的权值向量 \mathbf{w} 各元素之差的均方和. $|\Delta\mathbf{w}(n)|^2$ 值越小, 说明越接近收敛. $\mathbf{w}_1 \sim \mathbf{w}_4$ 的迭代学习曲线如图 6 所示.

$\mathbf{w}_1 \sim \mathbf{w}_3$ 在较少次数的迭代后达到收敛, 而 \mathbf{w}_4 的迭代次数达到软件中设定的最大迭代次数的阈值, 可认为该向量不收敛, 这和源信号数小于天线数有关, 因为源信号只有 3 路, 所以 \mathbf{w}_4 是无效的.

用仿真得到的分离矩阵 \mathbf{W} , 分离白化信号, 得到 $\mathbf{y} = \mathbf{W}\mathbf{z} = [y_1, y_2, y_3, y_4]^T$, 如图 4(c) 所示. AIS 信号是 GMSK 信号, 可采用数字鉴频方法解调^[17]. 对分离后的信号 \mathbf{y}

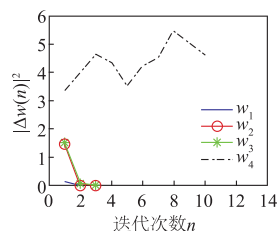


图6 分离矩阵 \mathbf{W} 各向量的学习曲线

和源信号 \mathbf{s} 分别作数字鉴频, 将鉴频波形进行对比, 发现十分吻合, 如图 12 所示, 对其进行门限判决, 便能恢复 AIS 源信号携带的比特信息, 说明本文设计的 FPGA 片上 ICA 系统可从混合信号中分离出源信号, 并能正确解调.

仿真选用的芯片为 XC5VFX130T, 整个 ICA 算法共消耗 7366 个 Slice, 占总资源的 35%, 59 个 DSP48E, 占 18%, 10 个 BlockRAM/FIFO 占 3%. 仿真整个 ICA 算法用时 $850\mu\text{s}$, 每路混合信号包含 512 采样点, 则估算 ICA 模块的输入信号采样频率上限为:

$$f_s = \frac{512}{850 \times 10^{-6} \text{s}} = 602 \text{kHz}$$

而仿真中数字部分的采样频率为 250kHz, 小于该上限频率, 故实际应用中, 可以保证实时盲分离.

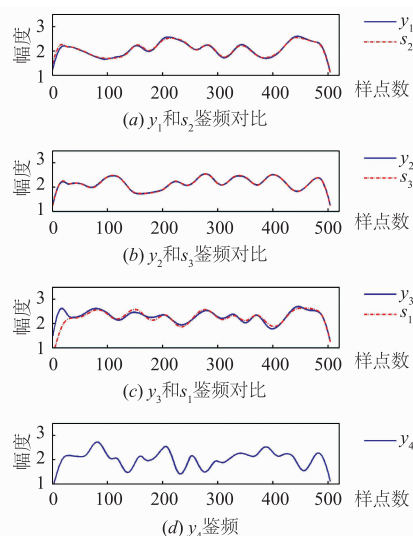


图7 分离信号和源信号的鉴频波形对比

6 结束语

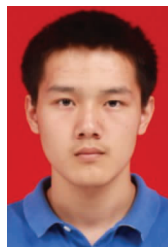
本文将 ICA 算法用于 AIS 多小区信号的实时盲分离, 通过采取一些措施如, 简化迭代公式, 并行迭代等, 来提高实时处理能力. 根据对不同运算单元的特性, 合理选取数据位数, 能在保证算法分离效果的前提下, 尽量减少资源消耗. 最后的仿真表明, 算法模块可在较短的时间内收敛, 当源信号数小于天线数时, 能很好地分离出源信号, 并能正确解调出源信号所携带的比特信息. 该设计也可用于盲分离技术应用于雷达、声纳和通信等实时场合提供参考.

参考文献

- [1] 潘宝凤, 梁先明. 星载 AIS 接收系统设计与关键技术 [J]. 电讯技术, 2011, 51(5): 1-5.
Pan Bao-feng, Liang Xian-min. Satellite-based AIS receiver system design and related key techniques [J]. Telecommunication Engineering, 2011, 51(5): 1-5. (in Chinese)

- [2] Yang Meng-hui, Zou Yong-zhong, Fang Li. Collision and detection performance with three overlap signal collisions in space-based AIS reception [A]. IEEE Conference on Trust, Security and Privacy in Computing and Communications [C]. Liverpool, UK; IEEE, 2012. 1641 – 1648.
- [3] Huang Wei-Chung, Huang Shao-Hang. FPGA implementation of 4-channel ICA for on-line EEG signal separation [A]. IEEE Conference on Biomedical Circuits and Systems [C]. Baltimore, MD, USA; IEEE, 2008. 65 – 68.
- [4] Wang You-feng, Lin Qiu-hua. FPGA implementation of one-unit fixed-point ICA-R algorithm [A]. International Conference on Intelligent Control and Information Processing [C]. Dalian, China; IEEE, 2010. 191 – 194.
- [5] Geethu R S, Krishna K M, George S N. Proposal for source separation of ground borne vibration signals and its FPGA implementation [A]. International Conference on VLSI Systems, Architecture, Technology and Applications [C]. Bangalore, India; IEEE, 2015. 1 – 5.
- [6] Shiomi H, Fujio S, Okamura Y. Acceleration of FPGA-based ICA processor for real-time processing [A]. 2010 IEEE Antennas and Propagation Society International Symposium [C]. Toronto, ON, Canada; IEEE, 2010. 1 – 4.
- [7] Ranjith J, Muniraj N. FPGA implementation of optimized independent component analysis processor for biomedical application [A]. International Conference on Computer Communication and Informatics [C]. Coimbatore, India; IEEE, 2013. 1 – 5.
- [8] Kim Chang-Min, Park Hyung-Min, Kim Taesu. FPGA implementation of ICA algorithm for blind signal separation and adaptive noise canceling [J]. IEEE Transactions on Neural Networks, 2003, 14(5): 1038 – 1046.
- [9] Aapo Hyvarinen. Fast and robust fixed-point algorithms for independent component analysis [J]. IEEE Transactions on Neural Networks, 1999, 10(3): 626 – 634.
- [10] Aapo Hyvarinen, Juha Karhunen, Erkki Oja. 独立成分分析 [M]. 周宗谭, 等, 译. 北京: 电子工业出版社, 2007. 78 – 144.
- [11] 张和发, 李立萍, 杨小牛. 一种适用于微弱信号盲提取的白化方法 [J]. 电子学报, 2011, 39(6): 1297 – 1301. Zhang He-fa, Li li-ping, Yang Xiao-niu. An efficient whitening method for weak signal extraction [J]. Acta Electronica Sinica, 2011, 39(6): 1297 – 1301. (in Chinese)
- [12] 阮宗利, 李立萍, 钱国兵. 基于含噪复值 ICA 信号模型的快速不动点算法 [J]. 电子与信息学报, 2014, 36(5): 1094 – 1099. Ruan Zong-li, Li Li-ping, Qian Guo-bing. Fast fixed-point algorithm based on complex ICA signal model with noise [J]. Journal of Electronics and Information Technology, 2014, 36(5): 1094 – 1099. (in Chinese)
- [13] 王少军, 张启荣, 彭宇. 超越函数 FPGA 计算的最佳等距分段线性逼近方法 [J]. 仪器仪表学报, 2014, 35(6): 1209 – 1216. Wang Shao-jun, Zhang Qi-rong, Peng Yu. Optimal equidistant piecewise linear approximation algorithm for the computation of transcendental functions in FPGA [J]. Chinese Journal of Scientific Instrument, 2014, 35(6): 1209 – 1216. (in Chinese)
- [14] 许乔, 巩玉振, 蔡惠智. 基于 FPGA 的大矩阵奇异值分解的实现 [J]. 电子测量技术, 2014, 37(6): 68 – 72. Xu Qiao, Gong Yu-zhen, Cai Hui-zhi. Implementation to solve singular value decomposition of large matrix size in FPGAs [J]. Electronic Measurement Technology, 2014, 37(6): 68 – 72. (in Chinese)
- [15] 张晓帆, 李广军. 基于低硬件复杂度、高速 CORDIC 的 SVD 模块设计与实现 [J]. 电子学报, 2015, 43(4): 738 – 742. Zhang Xiao-fan, Li Guang-jun. The design and implementation of SVD module with reduced hardware complexity and high-speed CORDIC processor [J]. Acta Electronica Sinica, 2015, 43(4): 738 – 742. (in Chinese)
- [16] 祁艳杰, 刘章发. 基于 Parallel CORDIC 的高精度高速度直接数字频率合成器的 FPGA 实现 [J]. 电子学报, 2014, 47(7): 1392 – 1397. Qi Yan-jie, Liu Zhang-fa. FPGA implementation of high speed and high precision direct digital frequency synthesizer based on parallel CORDIC [J]. Acta Electronica Sinica, 2014, 47(7): 1392 – 1397. (in Chinese)
- [17] Coupe F G A. Digital frequency discriminator [J]. Electronics Letters, 1979, 15(16): 489 – 490.

作者简介



唐 然 男, 1991 年生于安徽巢湖. 现为南开大学电子信息与光学工程学院博士研究生. 主要研究方向为盲信号处理, 信号处理算法的 FPGA 实现.

E-mail: 913230983@qq.com



吴 虹 女, 1967 年生于天津. 现为南开大学教授、博士生导师. 主要研究方向为 OFDM 无线通信技术.

E-mail: wuhong@nankai.edu.cn

赵迎新 (通信作者) 女, 1983 年出生于天津. 现为南开大学讲师, 主要研究方向为高速无线通信技术.

E-mail: zhaoyx@nankai.edu.cn